

(11)Publication number : 01-237824
(43)Date of publication of application : 22.09.1989

(21)Application number : **63-063469** (71)Applicant : **TOSHIBA CORP**
(22)Date of filing : **18.03.1988** (72)Inventor : **IIJIMA YASUO**

<http://www19.ipdl.ncipi.go.jp/PA1/result/detail/main/wAAAk7aGIPDA401237824...> 2004/11/15

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平1-237824

⑤ Int.Cl.

G 06 F 7/28

識別記号

庁内整理番号

A-7313-5B

⑬ 公開 平成1年(1989)9月22日

審査請求 未請求 請求項の数 1 (全13頁)

⑭ 発明の名称 データ列検索装置

⑮ 特 願 昭63-63469

⑯ 出 願 昭63(1988)3月18日

⑰ 発 明 者 飯 島 康 雄 神奈川県川崎市幸区柳町70番地 株式会社東芝柳町工場内

⑱ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑲ 代 理 人 弁 理 士 鈴 江 武 彦 外2名

明 細 書

1. 発明の名称

データ列検索装置

2. 特許請求の範囲

所定の処理を行なう制御部と、この制御部によってアクセスされ、複数のデータ列を記憶するメモリ部とを有するものにおいて、

前記メモリ部への供給アドレスを随時更新しながら前記メモリ部内のデータ列を検索するデータ列検索装置であって、

アドレス更新情報および前記制御部から供給される第1アドレスデータに基づき第2アドレスデータを生成するアドレス生成手段と、

このアドレス生成手段で生成された第2アドレスデータに基づき前記メモリ部をアクセスするアクセス手段と、

このアクセス手段により前記メモリ部内のデータ列に付加されているデータ列長情報を読出し、この読出したデータ列長情報を前記アドレス更新情報とする第1の手段と、

前記制御部から与えられたデータ列長情報を前記アドレス更新情報とする第2の手段と、

これら第1および第2の手段のうちいずれか一方を選択する選択手段と

を具備したことを特徴とするデータ列検索装置。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は、たとえばICカードなどのマイクロコンピュータシステムにおいて、メモリ内のデータ列を検索するデータ列検索装置に関する。

(従来技術)

たとえばマイクロコンピュータシステムの中で、現在大きな注目を浴びているものとしてICカードがあげられる。ICカードは、CPUなどの制御部によってアクセスされるメモリを有し、そのメモリ内には複数のデータ列が記憶されており、この記憶データ列のうち任意のデータ列を選択的にアクセス対象とするようになっている。

このようなICカードにおいて、メモリ内のデ

ータ列を検索する場合、特殊回路などにより検索処理を委ねることにより、検索処理の高速化を図ることが考えられる。

従来のデータ列検索装置では、検索するデータ列のデータ列長をあらかじめ装置内に認識させておき、これに基づき随時データ列を検索する方式が用いられていた。

しかし、今日のデータファイルシステムにおいては、データ列の先頭にデータ列長情報を付加することにより、可変長形式でデータ列を記憶するものもある。このような可変長のデータ列に対しては従来のデータ列検索装置では対応できない。

さて、たとえばICカードのデータファイル管理方式としては、ICカードが多彩なアプリケーションに対応するために、メモリを複数のエリアに分割して管理しているが、エリアによって固定長のデータ列もしくは可変長のデータ列を採用する場合がある。

これに対応するために従来では、固定長対応形のデータ列検索装置と可変長対応形のデータ列検

索装置の2つを設置し、制御部が使い分ける方式が用いられている。しかし、この方式では、制御部が2つのデータ列検索装置を使い分けるといった不具合が生じ、またデータ列検索装置自体の規模が大きくなり、トータルシステムとしての規模の拡大をまねく。

(発明が解決しようとする課題)

本発明は、上記したように1つの装置で固定長のデータ列もしくは可変長のデータ列に対しての検索が困難であるという問題点を解決すべくされたもので、1つの装置で固定長のデータ列もしくは可変長のデータ列に対しての検索が容易で、かつ装置自体の規模も小さくてすむデータ列検索装置を提供することを目的とする。

[発明の構成]

(課題を解決するための手段)

本発明は、所定の処理を行なう制御部と、この制御部によってアクセスされ、複数のデータ列を記憶するメモリ部とを有するものにおいて、前記メモリ部への供給アドレスを随時更新しながら

前記メモリ部内のデータ列を検索するデータ列検索装置であって、アドレス更新情報および前記制御部から供給される第1アドレスデータに基づき第2アドレスデータを生成するアドレス生成手段と、このアドレス生成手段で生成された第2アドレスデータに基づき前記メモリ部をアクセスするアクセス手段と、このアクセス手段により前記メモリ部内のデータ列に付加されているデータ列長情報を読出し、この読出したデータ列長情報を前記アドレス更新情報とする第1の手段と、前記制御部から与えられたデータ列長情報を前記アドレス更新情報とする第2の手段と、これら第1および第2の手段のうちいずれか一方を選択する選択手段とを具備している。

(作用)

次のデータ列の先頭アドレス(第2アドレスデータ)を生成するために用いるデータ列長情報(アドレス更新情報)として、データ列の先頭に付加されているデータ列長情報を用いるか、あるいはあらかじめ設定済の制御部から与えられたデ

ータ列長情報を用いるかを選択して検索することにより、1つの装置で固定長のデータ列もしくは可変長のデータ列に対しての検索が容易で、かつ装置自体の規模も小さくてすむ。したがって、トータルシステムとしての規模の拡大を強えられることがなくなる。

(実施例)

以下、本発明の一実施例について図面を参照して説明する。

第2図は本発明に係るデータ列検索装置が適用されるICカードなどのマイクロコンピュータシステムの構成を示すものである。すなわち、1は本システム全体の制御を司る制御部としてのCPU(セントラル・プロセッシング・ユニット)で、これには第1データバス2₁および第1アドレスバス3₁が接続される。第1データバス2₁および第1アドレスバス3₁には、プログラムメモリ4およびワーキングメモリ5が接続される。また、第1データバス2₁および第1アドレスバス3₁には、双方向性ゲート6を介して第2デー

タバス2₂および第2アドレスバス3₂が対応して接続される。第2データバス2₂および第2アドレスバス3₂には、データメモリ(メモリ部)7およびデータ列検索装置8が接続される。データ列検索装置8には第1データバス2₁も接続される。また、CPU1および第1アドレスバス3₁にはアクセス信号生成部9が接続される。

CPU1は、プログラムメモリ4に記憶されているプログラムデータを所定のタイミングで随時読出し、これを解釈することにより種々の制御を実行する。ワーキングメモリ5は、CPU1が制御実行中に一時的にデータを記憶するためのもので、たとえばRAMで構成されている。データメモリ7は、本システムの外部などから入力されるデータ列を記憶するためのもので、たとえばEEPROMなどの不揮発性メモリで構成されている。

さて、CPU1は、基本アクセスイネーブル信号(たとえばZ80CPUにおけるメモリリクエスト、入出力リクエスト、リード・ライトの各イ

ネーブル信号など)およびアドレスデータをアクセス信号生成部9に供給する。これにより、アクセス信号生成部9はアクセス信号群A₁~A₄を生成する。アクセス信号群A₁は、CPU1がプログラムメモリ4からプログラムデータを読出す際にイネーブル状態となる。アクセス信号群A₂は、CPU1がワーキングメモリ5に対してアクセスする際にイネーブル状態となる。アクセス信号群A₃は、CPU1がデータメモリ7に対してアクセスする際にイネーブル状態となる。アクセス信号群A₄は、データ列検索装置8の起動およびデータ列検索装置8に必要な各種パラメータ設定のためのイネーブル信号である。

また、後述するようにデータ列検索装置8がデータメモリ7に対してアクセスするため、データ列検索装置8内で生成した生成アクセス信号群A₅と、アクセス信号生成部9から供給されたアクセス信号群A₃とを選択することによりアクセス信号群A₆を生成し、このアクセス信号群A₆をデータメモリ7に供給する。

また、CPU1およびデータ列検索装置8は、第2データバス2₂および第2アドレスバス3₂を共有しているため、CPU1からの制御により、アクセス信号群A₁を介してデータ列検索装置8が起動すると、データ列検索装置8が動作中であることを信号S₁によりゲート6に通知する。これにより、ゲート6は、データ列検索装置8の動作中には第1データバス2₁と第2データバス2₂および第1アドレスバス3₁と第2アドレスバス3₂をそれぞれ非導通状態にする。なお、このときCPU1は、データ列検索装置8から出力される停止ステータスを第1データバス2₁を介して常に監視できるとともに、プログラムメモリ4からのプログラムデータにより動作を続行でき、またワーキングメモリ5へのアクセスも可能である。

データメモリ7は、たとえば第3図に示すように、エリア定義部7₁およびエリア配置部7₂からなっている。エリア配置部7₂には複数のエリアが配置されており、本システムの外部などから

のデータ列の記憶に使用される。エリア定義部7₁には、エリア配置部7₂に配置されている各エリアを定義するエリア定義情報が記憶される。エリア定義情報は、たとえばエリア番号、エリア先頭アドレス、エリアサイズおよびポイントなどからなる。これにより、CPU1は、たとえば外部から書込みデータとともにアクセス対象となるエリアのエリア番号を受取ると、該当するエリア番号をエリア定義部7₁から見付け、対象エリアの先頭アドレスおよびサイズなど、アクセスに必要な情報を認識する。たとえば、エリアCは先頭アドレスが「cccc」で、サイズは「Scバイト」であるといったように対応づけられている。

また、ポイントは、対応するエリア内のうち、どこまでデータ列の書込みに使用したかを示すもので、何も書込まれていない状態では対応するエリアの先頭アドレスと同一値となっている。たとえばエリアAにおいては、ポイントは「aaaa」という値となっているので、未書込み状態であることを示す。エリアBにおいては、ポイントは

「b b b'」となっているので、「b b b」から「b b b' - 1」の範囲には既にデータ列が書込まれていることを示し、以降の書込みは「b b b'」から開始することを示す。また、エリアCについては、「b b b」となっている（この例では、「c c c」から「b b b - 1」までScバイト）ため、エリアがデータ列で満杯になっていることを示す。

ここで、エリア内のデータ列記憶状態をエリアBについて第4図に示す。図示するように、たとえば4つのデータ列が記憶されており、各データ列は、1バイトのデータ列長(L)、2バイトのキーデータ(Kおよびkといった各1バイトのデータで構成)、およびデータからなる。ここに、データ列長Lは、データ列長部からデータ部までの構成バイト数である。これらのうち、データ列長LおよびキーデータK、kの具体的な数値を入れた図を第5図に示す。なお、各数値はヘキサ(Hex)で表わしてある。たとえばデータ4のデータ列は、データ列長は0Ch(12バイト)、

キーデータは9Ah, 64h(2バイト)である。

第1図はデータ列検索装置8の構成を示すものである。すなわち、11は全体的な制御を司る制御部、12は検索エリアサイズを記憶する検索エリアサイズ記憶部、13は検索エリアの残量を計算する検索エリア残量計算部、14はデータ列長用マスクデータを記憶するデータ列長用マスクデータ記憶部、15はデータ列長加工部、16はデータ列長を記憶するデータ列長記憶部、17はデータ列長をチェックするデータ列長チェック部、18は最小データ列長を記憶する最小データ列長記憶部、19は検索エリア先頭アドレスを記憶する検索エリア先頭アドレス記憶部、20は第1サンプリング用相対アドレスを記憶する第1サンプリング用相対アドレス記憶部、21は第2サンプリング用相対アドレスを記憶する第2サンプリング用相対アドレス記憶部である。

22は次のデータ列先頭アドレスを生成するデータ列先頭アドレス生成部、23はデータ列先頭アドレスを生成するデータ列先頭アドレス生成

部、24はカレントアドレスを生成するカレントアドレス生成部、25はカレントアドレス生成部24で生成されたカレントアドレスをデータメモリ7へ供給するアドレス出力部、26はアクセスイネーブル信号選択部である。アクセスイネーブル信号選択部26は、制御部11で生成された生成アクセス信号群A₃と、アクセス信号生成部9から供給されたアクセス信号群A₂とを選択することによりアクセス信号群A₄を生成し、このアクセス信号群A₄をデータメモリ7に供給する。

27は第1キーデータを記憶する第1キーデータ記憶部、28は第1マスクデータを記憶する第1マスクデータ記憶部、29は第1サンプルデータを記憶する第1サンプルデータ記憶部、30は第1サンプルデータを加工する第1サンプルデータ加工部、31は第1キーデータ記憶部27の内容と第1サンプルデータ加工部30の出力とを比較する第1比較部、32は第2キーデータを記憶する第2キーデータ記憶部、33は第2マスクデータを記憶する第2マスクデータ記憶部、34は

第2サンプルデータを記憶する第2サンプルデータ記憶部、35は第2サンプルデータを加工する第2サンプルデータ加工部、36は第2キーデータ記憶部32の内容と第2サンプルデータ加工部35の出力とを比較する第2比較部である。

37は第1比較部31および第2比較部36の各比較結果に基づき検索判定を行なう検索判定部、38はデータ列番号指定用情報を記憶するデータ列番号指定用情報記憶部、39は指定データ列番号を検出する指定データ列番号検出部、40は検索済のデータ列数を記憶する検索済データ列数記憶部である。

さて、制御部11は、CPU1の制御により供給されるアクセス信号群A₄により各部にパラメータデータを設定し、本装置起動を認識する。パラメータデータは、CPU1から第1データバス2を介して検索エリアサイズ記憶部12、データ列長用マスクデータ記憶部14、データ列長記憶部16、最小データ列長記憶部18、検索エリア先頭アドレス記憶部19、第1サンプリング用

相対アドレス記憶部20、第2サンプリング用相対アドレス記憶部21、第1キーデータ記憶部27、第1マスクデータ記憶部28、第2キーデータ記憶部32、第2マスクデータ記憶部33、データ列番号指定用情報記憶部38にそれぞれセットされる。

また、検索モードデータ記憶部(制御部11内にあり、図示を省略)にもモードデータがセットされる。制御部11は、このモードデータにより種々の検索専用タイミングを生成するもので、それを第6図に示している。

検索前処理は、データ列先頭アドレス生成部23によって検索すべきデータ列の先頭アドレスを生成するプロセスである。なお、検索開始モードとして、常にエリアの先頭から検索する第1検索モードと、前回に検索したデータ列の次のデータ列から検索する第2検索モードとがある。これは、CPU1からアクセス信号群A_jを介して制御部11に供給された起動信号のうち、第1検索モード用のものであれば、検索エリア先頭アドレ

ス記憶部19からデータ列先頭アドレス生成部23に供給される検索エリア先頭アドレスをバスB₁へ出力し、また第2検索モード用のものであれば、次データ列先頭アドレス生成部22からデータ列先頭アドレス生成部23に供給される次のデータ列の先頭アドレスをバスB₁へ出力する。なお、バスB₁に出力されたアドレスデータは、次の検索周期の検索前処理が行なわれるまで保持される。

第1データリードプロセスは、制御部11内の検索モードデータ記憶部に設定されたモードデータによりキーデータを1つ以上設定した際、第1キーデータの読出しを行ない、これを第1サンプルデータ記憶部29に記憶するプロセスである。この場合の読出しアドレスは、カレントアドレス生成部24において、バスB₁から供給されるデータ列先頭アドレスと第1サンプリング用相対アドレス記憶部20から供給される第1サンプリング用相対アドレスとを加算した結果で、カレントアドレス生成部24からバスB₂およびアドレス

出力部25に出力され、このアドレス出力部25から第2アドレスバスB₂を介してデータメモリ7へ供給される。

第2データリードプロセスは、検索モードデータ記憶部に設定されたモードデータによりキーデータを2つ設定した際、第2キーデータの読出しを行ない、これを第2サンプルデータ記憶部34に記憶するプロセスである。この場合の読出しアドレスは、カレントアドレス生成部24において、バスB₁から供給されるデータ列先頭アドレスと第2サンプリング用相対アドレス記憶部21から供給される第2サンプリング用相対アドレスとを加算した結果で、データメモリ7へ供給する方法は第1データリードプロセスの場合と同様である。

なお、検索モードデータ記憶部に設定されたモードデータによりキーデータによる検索を行なわないと認識すると、前記第1および第2データリードプロセスは行なわない。

第3データリードプロセスは、検索モードデータ記憶部に設定されたモードデータにより、デー

タ列の先頭にデータ列長部が1バイト以上存在するフォーマットのデータ列を検索すると設定した際、データ列の先頭1バイトのデータを読出し、これをデータ列長記憶部16に記憶するプロセスである。この場合の読出しアドレスは、カレントアドレス生成部24がバスB₁から供給されるデータ列先頭アドレスをバスB₂、アドレス出力部25および第2アドレスバスB₂を介してデータメモリ7へ供給する。

第4データリードプロセスは、検索モードデータ記憶部に設定されたモードデータにより、データ列の先頭にデータ列長部が2バイト存在するフォーマットのデータ列を検索すると設定した際、データ列の先頭データの次のデータを読出し、これをデータ列長記憶部16に記憶するプロセスである。この場合の読出しアドレスは、カレントアドレス生成部24において、バスB₁から供給されるデータ列先頭アドレスを1つだけインクリメントした結果で、カレントアドレス生成部24からバスB₂、アドレス出力部25および第2アド

レスバス3₂を介してデータメモリ7へ供給される。

なお、検索モードデータ記憶部に設定されたモードデータにより、固定長で処理されるデータ列の検索で、特にデータ列の先頭にデータ列長部が存在しないフォーマットのデータ列の検索であると設定すると、前記第3および第4データリードプロセスは行なわない。

また、データ列長記憶部16は、たとえば16ビットのアドレス値を記憶する。先の第3データリードプロセスにおいて読出されたデータは、16ビットのうち上位8ビットにセットされ、第4データリードプロセスにおいて読出されたデータは、下位8ビットにセットされる。なお、第6図(b)(e)(h)の形式を取る検索時には、第3データリードプロセスにおいて読出されたデータは、16ビットのうち下位8ビットにセットされ、このとき上位8ビットは常に「00H」というデータ値が記憶される。

検索後処理は、制御部11が本装置の動作を停

に供給される。次データ列先頭アドレス生成部22は、バスB₂を介して供給されるデータ列長とバスB₁またはB₃から供給されるデータ列先頭アドレスとを加算し、その加算結果を次のデータ列先頭アドレスとしてデータ列先頭アドレス生成部23に出力する。なお、このときバスB₂には、カレントアドレス生成部24によりデータ列先頭アドレスにデータ列長を示すデータのバイト数分加算した値が出力されている。次データ列先頭アドレス生成部22は、先の検索モードデータ記憶部に設定されたモードデータにより、データ列長の値がデータ列長を示すデータのバイト数を含むようなフォーマットのデータ列の検索であった場合には、バスB₁に供給されるデータを使用し、またデータ列長の値がデータ列長を示すデータのバイト数を含まないフォーマットのデータ列の検索であった場合には、バスB₂に供給されるデータを使用する。

一方、検索エリア残量計算部13においては、検索エリアサイズ記憶部12に設定された検索エ

止するか否かの判断と、次のデータ列の先頭アドレスを生成するプロセスである。次のデータ列の先頭アドレスは以下のようにして生成する。まず、データ列長加工部15において、先の第3および第4データリードプロセスによってデータ列長記憶部16に記憶されたデータ列長情報と、先にCPU1からアクセス信号群A₁に基づいてデータ列長用マスクデータ記憶部14にセットされたデータ列長用マスクデータを用いてデータ列長を算出し、その算出結果をバスB₃に出力する。この機能は、たとえば2バイトのデータ列長情報を含んだデータ列で、かつ2バイトデータのうちのこのデータ列長を示す部分が下位13ビットで、上位3ビットはデータ列属性フラグが割当てられているといったフォーマットを持つデータ列の検索時、上位3ビットを無視して2バイトデータとして以降の回路が使用できるようにするためのものである。

このようにして算出されたデータ列長は、バスB₃を介して次データ列先頭アドレス生成部22

リアサイズを受入れるるとともに、データ列長加工部15の出力データをバスB₃を介して受入れることにより、次データ列先頭アドレス以降のエリア残量を随時算出する。ただし、先の検索モードデータ記憶部に設定されたモードデータにより、データ列長の値がデータ列長を示すデータのバイト数を含むようなフォーマットのデータ列の検索であった場合には、バスB₃に供給されているデータをそのまま使用し、またデータ列長の値がデータ列長を示すデータのバイト数を含まないフォーマットのデータ列の検索であった場合には、バスB₃に供給されているデータにデータ列長を示すデータのバイト数分加えて、これを使用する。もし、このときエリア残量の値が零もしくは負となれば、検索エリア残量計算部13は制御部11に対して停止要求を出力する。

検索済データ列数記憶部40は、本装置の起動時には初期値(0000Hex)となっており、本プロセスにより1つだけインクリメントされる。

また、データ列長チェック部17においては、

最小データ列長記憶部18に設定された値とバスB₃に出力された値とを比較し、前者よりも後者の方が小なる値となっていれば、制御部11に対して停止要求を出力する。これらの停止要求のうち、どれによる停止要求なのかがCPU1から容易にわかるように、停止ステータスが制御部11内で記憶される。

さて、第1データリードプロセスにおいて、第1サンプルデータ記憶部29に記憶された第1サンプルデータは第1サンプルデータ加工部30に供給される。第1サンプルデータ加工部30は、第1マスクデータ記憶部28に設定された第1マスクデータを受入れ、先の第1サンプルデータと論理積をとって、その結果を第1比較部31に供給する。第1比較部31は、第1サンプルデータ加工部30の出力データと第1キーデータ記憶部27に設定された第1キーデータとの比較を行ない、その比較結果を信号S₂として検索判定部37に供給する。

また、第2データリードプロセスにおいて、第

2サンプルデータ記憶部34に記憶された第2サンプルデータは第2サンプルデータ加工部35に供給される。第2サンプルデータ加工部35は、第2マスクデータ記憶部33に設定された第2マスクデータを受入れ、先の第2サンプルデータと論理積をとって、その結果を第2比較部36に供給する。第2比較部36は、第2サンプルデータ加工部35の出力データと第2キーデータ記憶部32に設定された第2キーデータとの比較を行ない、その比較結果を信号S₃として検索判定部37に供給する。

検索判定部37は、検索モードデータ記憶部に設定されたモードデータにより、信号S₂と信号S₃とによる比較結果の論理をとり、その結果を信号S₄として制御部11に供給する。なお、比較結果の論理は、論理和、すなわち2つの比較結果のうちどちらか一方が一致していれば検索対象のデータ列であるとするものと、論理積、すなわち2つの比較結果とも一致していなければ検索対象のデータ列ではないとするものがある。

信号S₄によって供給された結果、制御部11が検索対象のデータ列であると認識すると、制御部11はデータ列番号指定用情報記憶部38に設定されているデータ列番号を1つ減算する。このとき、指定データ列番号検出部39は、データ列番号指定用情報記憶部38の値をチェックし、もしその値が零となれば制御部11に対して停止要求を出力する。

また、第6図(g)(h)(i)で示すように、キーデータによる検索を行なわない場合は、信号S₂および信号S₃による比較結果は無視され、一義的に検索対象データ列であることを信号S₄を介して出力する。また、第6図(d)(e)(f)のように、第1キーデータのみ使用の検索時には、信号S₄の結果は信号S₂の結果と同一となる。

以上のように、検索エリア残量計算部13、データ列長チェック部17、および指定データ列番号検出部39のうち、いずれかが停止要求を出力すると、制御部11は動作を停止し、信号S₁に

よってゲート6を導通状態にする。そして、CPU1は、第1データバス2₁を介して制御部11内の停止ステータス、データ列先頭アドレス生成部23内の検索データ列先頭アドレス、検索エリア残量計算部13内のエリア残量、指定データ列番号検出部39内の指定データ列番号残量、および検索済データ列数記憶部40内の検索済データ列数をそれぞれ読出すことにより、検索結果を得ることができる。

第7図は制御部11内の検索モードデータ記憶部に設定されるモードデータのフォーマットを示すものである。このモードデータは例えば1バイトデータである。第0および第1ビットを用いてデータ列に付加されているデータ列長情報のバイト数を認識する。この第0および第1ビットが「00」または「11」であれば、固定長、すなわち第3および第4データリードプロセスを行わずに、あらかじめデータ列長記憶部16に設定したデータ列長に基づいて、データ列先頭アドレスを順次更新しながら検索してゆく。「01」の

ときは、データ列長が1バイトのフォーマットを持つデータ列を検索する。「10」のときは、データ列長が2バイトのフォーマットを持つデータ列を検索する。なお、「11」については、固定長データをディクリメント運用することにより、アドレスの大きい箇所から小さい箇所へ向っての検索を行なう。

第2ビットはデータ列長個別情報であり、検索するデータ列に付加されているデータ列長の値がそれ自身を含むものであれば「0」、含まないのであれば「1」にそれぞれ対応する。なお、第3ビットは未使用であり、「0」に固定されている。

第4および第5ビットによりキーデータによる検索指定を行なう。この第4および第5ビットが「00」であれば、キーデータ未使用となり、第1および第2データリードプロセスは行なわれない。「01」であれば、キーデータを1つだけ使用することを示し、第1データリードプロセスが行なわれる。「10」もしくは「11」であれば、

キーデータを2つ使用することを示し、第1および第2データリードプロセスが行なわれる。

第6および第7ビットは、第4および第5ビットで「10」もしくは「11」を指定した場合、検索判定部37における信号S₂および信号S₃の論理を指定するものである。この第6および第7ビットが「00」であると、論理積条件となり、第1キーデータと第2キーデータとが共に満たしたとき検索対象データ列とする。「01」であると、排他的論理和条件となる。「10」もしくは「11」であると、論理和条件となる。

次に、第8図ないし第10図を用いて検索手順を説明する。第8図はアドレス「2000(Hex)」から「21D0(Hex)」に図示するようなデータ列が記憶されていることを示し、第9図はアドレス「1000(Hex)」から「11D0(Hex)」に図示するようなデータ列が記憶されていることを示している。

第10図はモードデータおよび各設定データの組合せを11通り例示し、それに対応する検索結

果を示してある。結果1は、第1検索モードで起動をかけた後、本装置が停止したときの各読出しパラメータの値を示す。結果2～4は、その後第2検索モードで起動し、停止する動作を繰返し、その停止時の各読出しパラメータの値を示したものである。なお、マスクデータと被マスクデータとはビット単位の論理積を取るようになっている。したがって、マスクデータの全てのビットが「1」のときは、被マスクデータがそのまま使用されることになる。

ケース1は、データ列長「10(Hex)」の固定長アップ方向検索で、キーデータは「10(Hex)」および「30(Hex)」である。キーデータとしては、共に第1バイト目を参照するようになっている。検索エリア先頭アドレスは「2000(Hex)」、エリアサイズは「01E0(Hex)」である。また、条件が一致したデータ列のうち3つ目で停止するようになっている。

さて、第1検索モードによる起動がかかると、

第1図のバスB₁には「2000(Hex)」が出力される。次に、第3データリードプロセスにより、「2001(Hex)」の値、すなわち「10(Hex)」が第1サンプルデータ記憶部29に記憶される。次に、第4データリードプロセスにより、同様に「10(Hex)」が第2サンプルデータ記憶部34に記憶される。ここで、第1マスクデータおよび第2マスクデータは、共に「FF(Hex)」となっているので、第1サンプルデータ加工部30および第2サンプルデータ加工部35の各出力には「10(Hex)」の値が出力される。第1キーデータは「10(Hex)」、第2キーデータは「30(Hex)」なので、信号S₂は一致であることを示し、信号S₃は不一致であることを示す。ここで、モードは論理和条件を示しているため、データ列番号指定用情報は「0003(Hex)」から「0002(Hex)」へ減算される。

このとき、検索エリア残量は、「01E0(Hex)」から固定長分、すなわち「0010

(Hex)」を減算した値「01D0 (Hex)」となる。そして、次データ列先頭アドレス生成部22の出力には次の値「2010 (Hex)」が出力される。

この場合、停止条件ではないので、再び検索サイクルを開始する。次の検索サイクルでは、第1サンプルデータおよび第2サンプルデータは共に「20 (Hex)」となるため、データ列番号指定用情報はそのまま保持される。検索エリア残量は、減算されて「01C0 (Hex)」となり、次データ列先頭アドレス生成部22の出力には「2020 (Hex)」が出力される。この場合も、停止条件は満足せず、再び検索サイクルを開始する。

このようにして、データ列番号指定用情報が「0000 (Hex)」となった状態がケース1の結果1である。このとき、検索されたデータ列の先頭アドレスは「2030 (Hex)」、またエリア残量は「01A0 (Hex)」、検索済データ列数は「0004 (Hex)」、すなわち4

つのデータ列であることをそれぞれ示す。この例では、結果3において停止したのは、エリア残量が零となったため、指定データ列番号残量は零となっていない。したがって、検索有効データ列は結果1および結果2により得たものとなる。

ケース5は、キーデータ無しの検索で、 $4 \times n$ (n = 整数) 番目のものを検索した例である。アドレス「2100 (Hex)」から「00B0 (Hex)」分のエリアを検索している。また、データ列長は固定で、「20 (Hex)」である。この例では、結果2の停止条件はエリア残量が負になったことである。したがって、検索有効データ列は結果1により得たものとなる。

ケース6は、2バイトのデータ列長が付加されているデータ列フォーマットモードの検索例である。キーデータ無しの検索で、 $3 \times n$ (n = 整数) 番目のものを検索する。なお、このフォーマット例では、2バイトのデータ列長、すなわち16ビットのうち下位15ビットを有効データ列長とするために、データ列長用マスクデータが

つのデータ列であることをそれぞれ示す。

順に結果1～4を見ていくと、データ列の第2バイト目が「10 (Hex)」もしくは「30 (Hex)」となっているデータ列のうち、 $3 \times n$ (n = 整数) 番目で停止している。

ケース2は、データ列の第2バイト目が「10 (Hex)」で、かつ第3バイト目が「21 (Hex)」となっているデータ列を順次検索した例である。

ケース3は、データ列の第2バイト目が「10 (Hex)」であり、かつ第3バイト目の第4ビット目が「1」となっているデータ列のうち、 $5 \times n$ (n = 整数) 番目のものを検索した例である。ここで、結果2での停止は、エリア残量が零となったことに起因しているもので、指定データ列番号残量は「0001 (Hex)」となっている。このため、検索有効データ列は結果1により得たもののみとなる。

ケース4は、データ列の第4バイト目が「10 (Hex)」となっているデータ列を順次検索し

「7FFF (Hex)」となっている。この例では、結果4の停止条件はエリア残量が零になったことである。このとき、指定データ列番号残量は零ではないので、検索有効データ列は結果1～3により得たものである。

ケース7は、ケース6と同様のフォーマットモードの検索であり、データ列長2バイトのうち上位1ビットが「1」となっているデータ列の検索例である。ただし、データ列長の有効バイトは2バイトのうち下位1バイトとするため、データ列長用マスクデータは「00FF (Hex)」となっている。また、この例では、該当データ列の数を調べるため、データ列番号指定用情報を「FFFF (Hex)」としてある。このとき、結果1では、エリア残量が零となったことにより停止したことを示している。検索済データ列数は「0014 (Hex)」、また指定データ列番号残量が「FFFB (Hex)」となっているので、該当データ列数は「FFFF - FFFB」の計算により4つであることがわかる。

ケース8は、1バイトのデータ列長（データ列長の値はデータ列長自身も含む）が付加されているデータ列フォーマットモードの検索であり、キーデータ無しモードである。そして、アドレス「2191 (Hex)」から「004F (Hex)」分のエリアを順次検索する例である。この例では、結果3の停止条件はエリア残量が負となったことである。したがって、検索有効データ列は結果1および2により得たものになる。

ケース9は、ケース4における条件のもとにダウン検索を行なった例である。検索先頭アドレスは「21D0 (Hex)」で、「01E0 (Hex)」分のエリアを検索する。この例では、結果3の停止条件はエリア残量が零となったことである。そして、このとき指定データ列番号残量は零ではないので、結果1および2により得たものが該当データ列となる（これはケース4の結果と同一）。

ケース10は、2バイトのデータ列長（データ列長の値はデータ列長自身を含まない）が付加さ

れているデータ列フォーマットモードの検索であり、キーデータ無しモードである。ただし、この例では、最小データ列長を「0018 (Hex)」としてある。したがって、結果2において停止したのは、アドレス「1030 (Hex)」から始まるデータ列のデータ長の値が「0018 (Hex)」に満たなかったことになる。なお、CPU1は、停止ステータスによりデータ列長不足が認識できる。

ケース11は、1バイトのデータ列長（データ列長の値はデータ列長自身を含まない）が付加されているデータ列フォーマットモードの検索である。

このように、次のデータ列の先頭アドレスを生成するために用いるデータ列長情報として、データ列の先頭に付加されているデータ列長情報を用いるか、あるいはあらかじめ設定済の制御部から与えられたデータ列長情報を用いるかを選択して検索することにより、1つのデータ列検索装置で固定長のデータ列もしくは可変長のデータ列に対

しての検索が容易で、かつデータ列検索装置自体の規模も小さくてすむ。したがって、トータルシステムとしての規模の拡大を強いられることがなくなる。

【発明の効果】

以上詳述したように本発明によれば、1つの装置で固定長のデータ列もしくは可変長のデータ列に対しての検索が容易で、かつ装置自体の規模も小さくてすむデータ列検索装置を提供できる。

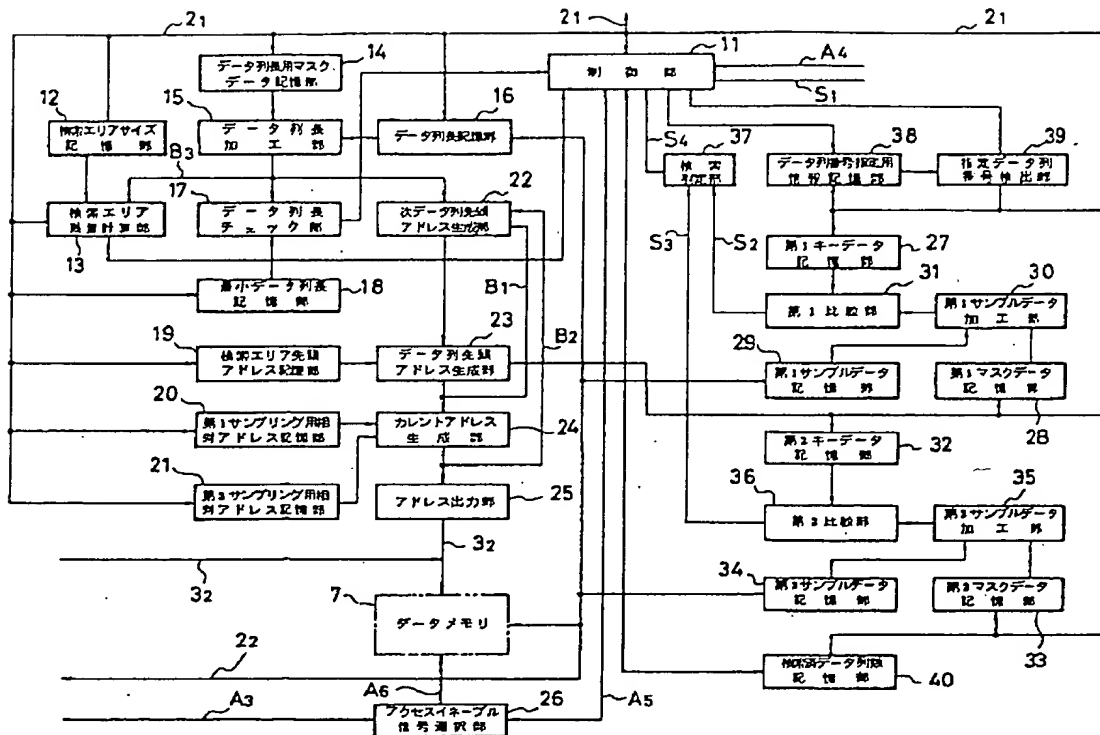
4. 図面の簡単な説明

図は本発明の一実施例を説明するためのもので、第1図はデータ列検索装置の構成を示すブロック図、第2図はマイクロコンピュータシステムの構成を示すブロック図、第3図はデータメモリのフォーマットを示す図、第4図および第5図はエリア内のデータ列記憶状態を示す図、第6図は各検索モードにおける検索1周期あたりの詳細プロセスを説明するための図、第7図は検索モードデータのフォーマットを示す図、第8図および第9図はメモリ内に記憶されているデータ列のパターン

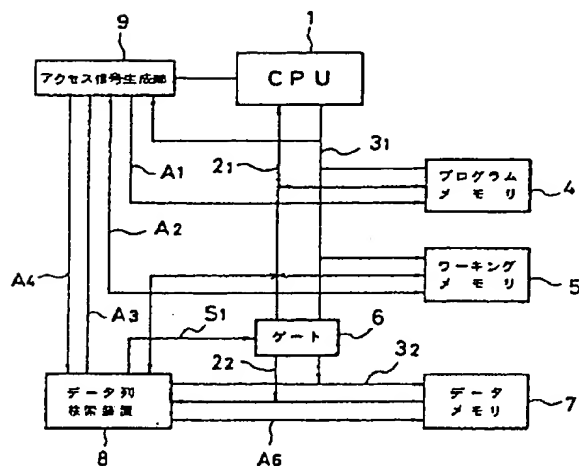
例を示す図、第10図は具体的動作を説明するための検索パラメータと検索結果との対応を示す図である。

1…CPU（制御部）、4…プログラムメモリ、7…データメモリ（メモリ部）、8…データ列検索装置、11…制御部、14…データ列長用マスクデータ記憶部、15…データ列長加工部、16…データ列長記憶部、22…次データ列先頭アドレス生成部、23…データ列先頭アドレス生成部、24…カレントアドレス生成部、25…アドレス出力部、27…第1キーデータ記憶部、29…第1サンプルデータ記憶部、31…第1比較部、32…第2キーデータ記憶部、34…第2サンプルデータ記憶部、36…第2比較部、37…検索判定部。

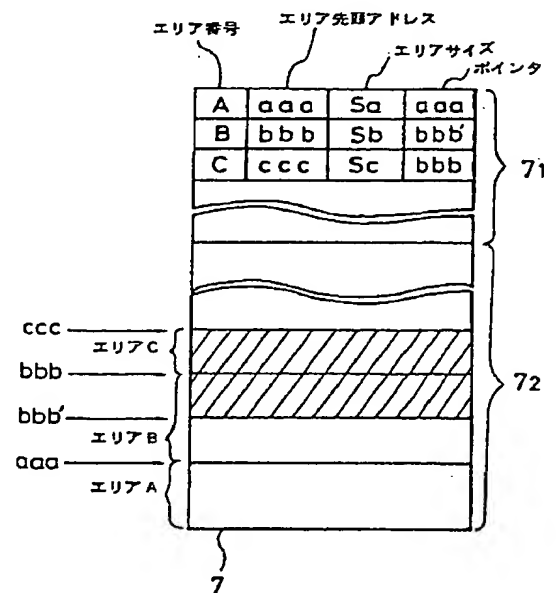
出願人代理人 弁理士 鈴江武彦



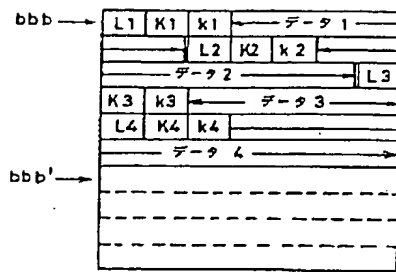
第 1 図



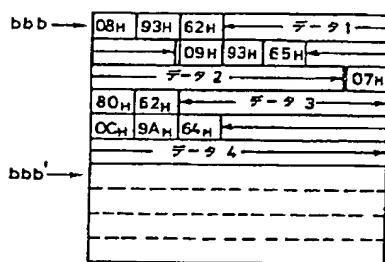
第 2 図



第 3 図



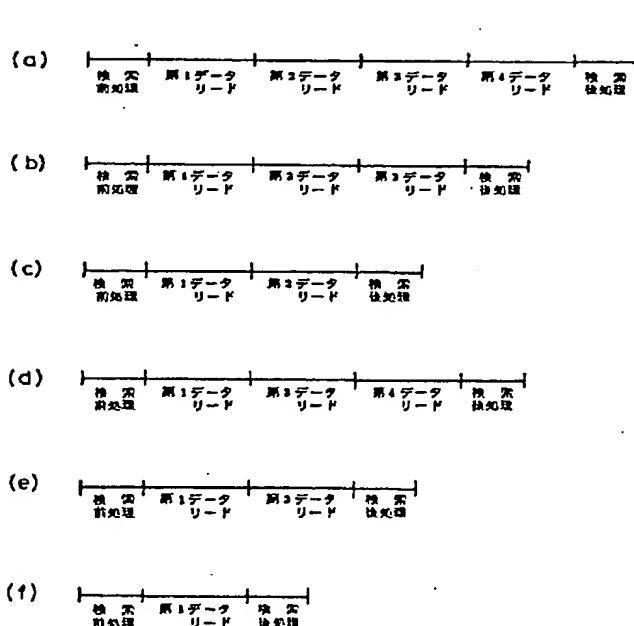
第 4 図



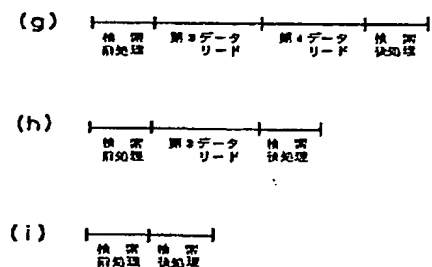
第 5 図

アドレス	データ
2000	00 10 20 00
2010	00 30 20 10
2020	00 30 20 20
2030	00 10 20 30
2040	81 20 20 40
2050	00 30 20 50
2060	00 10 20 60
2070	00 20 20 70
2080	00 30 20 80
2090	00 10 20 90
20A0	00 20 20 A0
20B0	00 30 20 B0
20C0	80 10 20 C0
20D0	00 20 20 D0
20E0	00 30 20 E0
20F0	00 10 20 F0
2100	00 20 21 00
2110	00 80 21 10
2120	00 10 21 20
2130	00 20 21 30
2140	00 30 21 40
2150	80 10 21 50
2160	00 20 21 60
2170	00 30 21 70
2180	00 10 21 80
2190	80 20 21 90
21A0	00 30 21 A0
21B0	00 10 21 B0
21C0	00 20 21 C0
21D0	00 30 21 D0

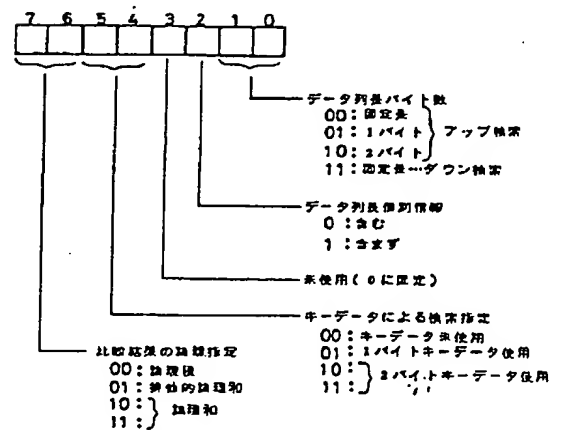
第 8 図



第 6 図



第 6 図



第 7 図

アドレス	デ - タ
1000	00, 0E, 10, 00
1010	00, 1E, 10, 10
1020	00, 2E, 10, 20
1030	00, 0E, 10, 30
1040	80, 1E, 10, 40
1050	00, 2E, 10, 50
1060	00, 0E, 10, 60
1070	00, 1E, 10, 70
1080	00, 2E, 10, 80
1090	00, 0E, 10, 90
10A0	00, 1E, 10, A0
10B0	00, 2E, 10, B0
10C0	80, 0E, 10, C0
10D0	00, 1E, 10, D0
10E0	00, 2E, 10, E0
10F0	00, 0E, 10, F0
1100	00, 1F, 10, 00
1110	80, 2F, 10, 10
1120	00, 0F, 10, 20
1130	00, 1F, 10, 30
1140	80, 2F, 10, 40
1150	80, 0F, 10, 50
1160	00, 1F, 10, 60
1170	00, 2F, 10, 70
1180	00, 0F, 10, 80
1190	80, 1F, 10, 90
11A0	00, 2F, 10, A0
11B0	00, 0F, 10, B0
11C0	00, 1F, 10, C0
11D0	00, 2F, 10, D0

第 9 図

		バイト 数	ケース 1	ケース 2	ケース 3	ケース 4	ケース 5	ケース 6	ケース 7	ケース 8	ケース 9	ケース 10	ケース 11
設 定 デ ー タ	モードデータ	1	F0	30	30	10	00	03	12	01	12	08	04
	検索エリア先頭アドレス	2	2000	2000	2000	2000	2100	2000	2000	2101	2100	1010	1101
	検索エリアサイズ	2	01E0	01E0	01E0	01E0	00B0	01E0	01E0	004F	01E0	00F0	00DF
	データ列長	3	0010	0010	0010	0010	0020	*	*	*	0010	*	*
	データ列長用マスクデータ	2	FFFF	FFFF	FFFF	FFFF	FFFF	7FFF	00FF	FFFF	FFFF	7FFF	FFFF
	最小データ列長	2	0000	0000	0000	0000	0000	0000	0000	0000	0000	0018	0000
	データ列番号指定用マスク	2	0003	0001	0008	0003	0004	0002	FFFF	0001	0001	0001	0002
	第1キーデータ	1	10	10	10	10	*	*	80	*	10	*	*
	第1マスクデータ	1	FF	FF	10	FF	*	*	80	*	FF	*	*
	第1サンプリング用格納アドレス	2	0001	0001	0001	0003	*	*	0000	*	0008	*	*
	第2キーデータ	1	30	21	21	*	*	*	*	*	*	*	*
	第2マスクデータ	1	FF	FF	FF	*	*	*	*	*	*	*	*
	第2サンプリング用格納アドレス	2	0001	0002	0002	*	*	*	*	*	*	*	*
結 果 1	検索データ列先頭アドレス	2	2030	2120	2170	2010	2160	2030	21C0	2191	2110	1010	1101
	エリア位置	2	01A0	00B0	0060	01C0	0040	01A0	0000	003F	0110	00D0	00CF
	指定データ列番号位置	2	0000	0000	0000	0000	0000	0000	FFFF	0000	0000	0000	0000
	検索データ列数	2	0004	0013	0018	0002	0004	0003	0014	0001	000D	0001	0001
結 果 2	検索データ列先頭アドレス	2	2080	2150	21D0	2110	21A0	2160	-	21B1	2010	1030	1111
	エリア位置	2	0160	0080	0000	00C0	0010	0080	-	001F	0010	00C8	00AF
	指定データ列番号位置	2	0000	0000	0001	0000	0002	0000	-	0000	0000	0000	0000
	検索データ列数	2	0009	0018	001E	0012	0008	0008	-	0002	001D	0002	0003
結 果 3	検索データ列先頭アドレス	2	20C0	2180	-	21D0	-	2180	-	21C1	2000	-	1121
	エリア位置	2	0110	0050	-	0000	-	0020	-	0001	0000	-	00BF
	指定データ列番号位置	2	0000	0000	-	0001	-	0000	-	0000	0001	-	0000
	検索データ列数	2	000D	0019	-	001E	-	0009	-	0003	001E	-	0003
結 果 4	検索データ列先頭アドレス	2	2110	21B0	-	-	-	21C0	-	-	-	-	1141
	エリア位置	2	00C0	0020	-	-	-	0000	-	-	-	-	007F
	指定データ列番号位置	2	0000	0000	-	-	-	0002	-	-	-	-	0000
	検索データ列数	2	0012	001C	-	-	-	000A	-	-	-	-	0004

第 10 図